

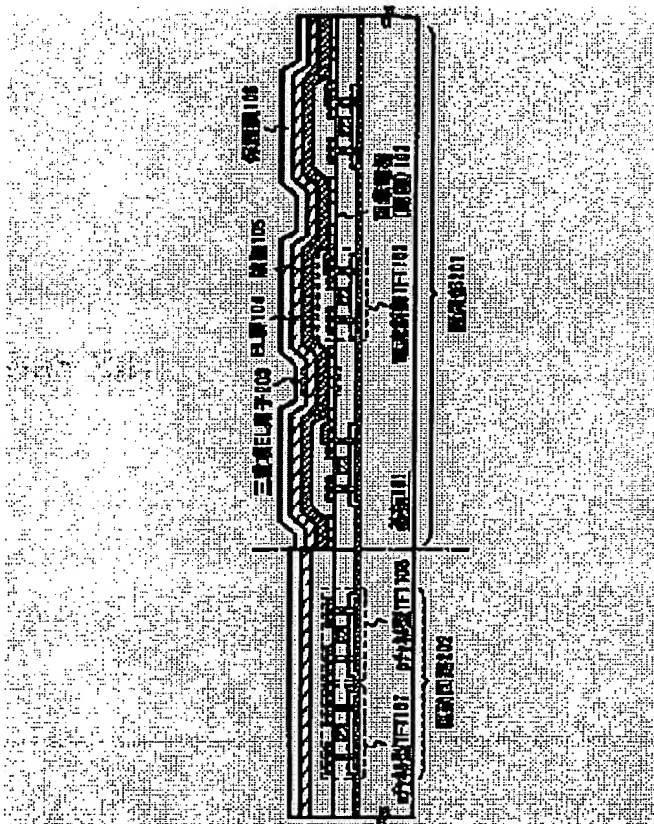
LUMINESCENCE EQUIPMENT AND ELECTRIC APPARATUS

Patent number: JP2002050484
Publication date: 2002-02-15
Inventor: YAMAZAKI SHUNPEI; INUKAI KAZUTAKA
Applicant: SEMICONDUCTOR ENERGY LAB CO LTD
Classification:
- International: H05B33/14; C09K11/06; G09F9/30; G09G3/20; G09G3/30
- european:
Application number: JP20010153113 20010522
Priority number(s):

Report a data error here

Abstract of JP2002050484

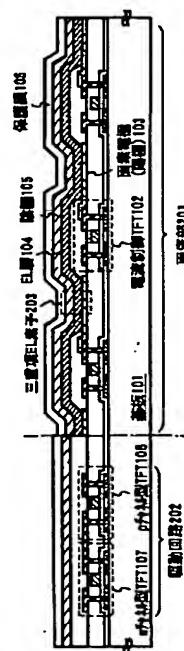
PROBLEM TO BE SOLVED: To provide a reliable luminescence equipment which has high brightness and low power consumption.
SOLUTION: A triplet EL element 203 electrically connected to a current control TFT 102 is formed in a pixel section 201. EL is obtained through triplet excitation in a luminescent material used for the triplet EL element 203, which shows high luminous efficiency on low operation voltage compared with former ones. Therefore, the bright, low in power consumption, and reliable luminescence equipment is obtained by making it operate on low operation voltage.



Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

THIS PAGE BLANK (USPTO)

(11)特許出願公開番号
特開2002-50484
(P2002-50484A)

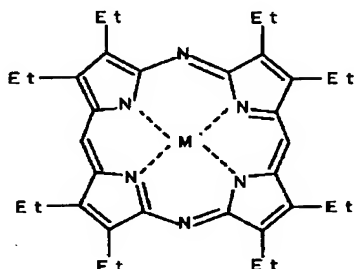


【特許請求の範囲】

【請求項1】三重項励起によりE Lが得られる発光性材料を用いたE L素子および該E L素子に電氣的に接続された半導体素子を含むことを特徴とする発光装置。

【請求項2】半導体素子および該半導体素子に電氣的に接続されたE L素子を含む発光装置において、前記E L素子は、下記一般式(1)

【化1】

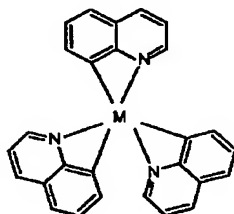


【式中、Etはエチル基、
Mは周期表の8～10族に属する元素を表す】

で示される発光性材料からなる薄膜を含むことを特徴とする発光装置。

【請求項3】半導体素子および該半導体素子に電氣的に接続されたE L素子を含む発光装置において、前記E L素子は、下記一般式(2)

【化2】



【式中、Mは周期表の8～10族に属する元素を表す】

で示される発光性材料からなる薄膜を含むことを特徴とする発光装置。

【請求項4】請求項2または請求項3において、前記周期表の8～10族に属する元素は、ニッケル、コバルトもしくはパラジウムであることを特徴とする発光装置。

【請求項5】請求項2または請求項3において、前記発光性材料は、ニッケル、コバルトもしくはパラジウムを含む金属錯体であることを特徴とする発光装置。

【請求項6】請求項2または請求項3において、前記発光性材料は、ニッケル、コバルトもしくはパラジウムを含む有機化合物であることを特徴とする発光装置。

【請求項7】請求項1乃至請求項5のいずれかにおいて、前記半導体素子はTFTであることを特徴とする発光装置。

【請求項8】三重項励起によりエレクトロルミネッセンスが得られる発光性材料を用いたE L素子および該E L

素子に電氣的に接続された薄膜トランジスタとが備えられ、前記薄膜トランジスタを介して前記E L素子に印加される電圧は4 V乃至6 Vであることを特徴とする発光装置。

【請求項9】三重項励起によりエレクトロルミネッセンスが得られる発光性材料を用いたE L素子および該E L素子に電氣的に接続された薄膜トランジスタと、ソース信号線及び前記薄膜トランジスタのソース側に接続する電源供給線とが備えられ、前記電源供給線の電圧は4 V乃至6 Vであることを特徴とする発光装置。

10 【請求項10】請求項1乃至請求項9のいずれか一に記載の発光装置を用いたことを特徴とする電気器具。

【請求項11】請求項1乃至請求項9のいずれか一に記載の発光装置を用いたことを特徴とする携帯電話。

【請求項12】請求項1乃至請求項9のいずれか一に記載の発光装置を用いたことを特徴とするデジタルカメラ。

【請求項13】請求項1乃至請求項9のいずれか一に記載の発光装置を用いたことを特徴とする音響機器。

20 【請求項14】請求項1乃至請求項9のいずれか一に記載の発光装置を用いたことを特徴とする無線携帯機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電極間にエレクトロルミネッセンス(Electro Luminescence、以下略してE Lと記す)が得られる発光性材料からなる薄膜(以下、E L膜という)を一对の電極間に挟んだ素子(以下、E L素子という)を有する発光装置に関する。なお、本明細書中において、一重項励起によりE Lが得られる発光性材料を用いたE L素子を一重項E L素子と呼び、三重項励起によりE Lが得られる発光性材料を用いたE L素子を三重項E L素子と呼ぶ。

30

【0002】

【従来の技術】近年、有機E L膜を発光層として用いたE L素子の開発が進み、様々な有機E L膜を用いたE L素子が提案されている。そして、そのようなE L素子を発光素子として用いた発光装置を使ってフラットパネルディスプレイを実現する試みがなされている。

【0003】E L素子を用いた発光装置には、パッシブマトリクス型とアクティブマトリクス型が知られている。パッシブマトリクス型は、ストライプ状の陽極および陰極を互いに直交するように設け、その間にE L膜を挟んだ構造からなるE L素子を用いた発光装置である。また、アクティブマトリクス型は画素ごとに半導体素子を設け、E L素子の陽極もしくは陰極の片方を半導体素子に接続することでE L素子に流れる電流を半導体素子で制御する方式である。

【0004】しかしながら、パッシブマトリクス型発光装置にしてもアクティブマトリクス型発光装置にしてもE L素子の発光性能はE L膜そのものの物性に大きく影

響されるため、明るく信頼性の高いE L素子の開発は、そのまま発光性材料の開発でもあった。

【0005】また、発光性材料としては低分子材料から高分子材料に至るまで様々な種類のものが開発されているが、常に発光効率の理論上の上限が問題となっていた。特に内部量子効率、一重項励起子の生成効率と三重項励起子の生成効率が1:3で、且つ、一重項励起子のみが発光(蛍光発光)に寄与すると考えられていた。

【0006】そのため、例えば全てのキャリア(電子と正孔)が再結合したとしても、それが発光に寄与するのは全体の25%であり、素子外部への取り出し効率を20%と考えると全体として外部量子効率は5%となる。即ち、消費するエネルギーのうち5%しか光として取り出せない計算になる。

【0007】しかし、最近になって三重項励起子を用いた発光(燐光発光)が得られる材料が提案され、その発光効率の高さが注目されている。三重項励起子を利用し、外部量子効率を向上させた例として以下の報告がある。

【0008】(1) T.Tsutsui, C.Adachi, S.Saito, Photochemical Processes in Organized Molecular Systems, ed.K.Honda, (Elsevier Sci.Pub., Tokyo,1991) p.437.

(2) M.A.Baldo, D.F.O'Brien, Y.You, A.Shoustikov, S.Sibley, M.E.Thompson, S.R.Forrest, Nature 395 (1998) p.151.

上記論文に報告されたE L材料(Pt錯体)の分子式を以下に示す。

(3) M.A.Baldo, S.Lamansky, P.E.Burrows, M.E.Thompson, S.R.Forrest, Appl.Phys.Lett.,75 (1999) p.4.

(4) T.Tsutsui, M.-J.Yang, M.Yahiro, K.Nakamura, T.Watanabe, T.Tsujii, Y.Fukuda, T.Wakimoto, S.Mayaguchi, Jpn.Appl.Phys., 38 (12B) (1999) L1502.

【0009】上記論文に記載された発光性材料は、三重項励起子から燐光を得ることで外部量子効率を向上させた例である。

【0010】

【発明が解決しようとする課題】本発明では発光効率の高いE L素子を用いることにより明るく消費電力の低い発光装置を提供することを課題とする。また、その発光装置を用いることで明るい表示部を有し消費電力の低い電気器具を提供することを課題とする。

【0011】さらに、本発明の発光装置を光源(典型的にはバックライト)として用いることで消費電力の低い電気器具を提供することを課題とする。

【0012】

【課題を解決するための手段】本発明の発光装置は、三重項E L素子を半導体素子に電気的に接続して制御することを特徴とする。即ち、アクティブマトリクス型の発光装置において発光素子として三重項E L素子を用いる

点に特徴がある。なお、半導体素子としては電界効果トランジスタ(Field Effect Transistor: FET)、好ましくは薄膜トランジスタ(Thin Film Transistor: TFT)を用いることができる。

【0013】本発明に至るまでの過程について説明する。E L素子の陽極および陰極の間に電圧を加えるとE L膜に対してキャリア(電子および正孔)が注入され、再結合により発光が生じる。そのため、E L素子に流れた電流密度と発光輝度との間には比例関係が成り立つ。なお、本明細書ではE L素子に加える電圧をE L素子の動作電圧と呼ぶ。

【0014】この関係を模式的に示したグラフが図3である。図3はE L素子に流れた電流密度とその発光輝度との関係を示しており、301は従来の一重項励起を用いたE L素子(一重項E L素子)の特性、302は三重項励起を用いたE L素子(三重項E L素子)の特性を示している。

【0015】301に示す一重項E L素子の特性は、電流密度の小さいうちは比例関係(直線関係)が成り立っているが、電流密度が増加するにつれ傾きが小さくなる。即ち、電流密度を増加させても、あるところから発光輝度が増加しにくくなるのがわかっている。この傾向は302に示す三重項E L素子の特性の場合に顕著であり、電流密度の小さいうちは一重項E L素子よりも大きい傾きで発光輝度と比例関係にあるが、電流密度が増加すると傾きが極端に小さくなり、電流密度の増加に対して殆ど発光輝度が変化しないといった状態となる。

【0016】図3のグラフからは、三重項E L素子は電流密度の小さい動作領域で発光させる分には一重項E L素子よりも数倍大きい発光輝度を示すが、電流密度の大きい動作領域では一重項E L素子の発光輝度と大差なくなることがわかる。

【0017】また、図4はE L素子の動作電圧とその発光効率との関係を示しており、401は一重項E L素子の特性、402は三重項E L素子の特性を示している。なお、動作電圧aは一重項E L素子の発光効率が最も高くなる動作電圧(8~12V)であり、動作電圧bは三重項E L素子の発光効率が最も高くなる動作電圧(3~5V)である。

【0018】このとき、図4のグラフに示されるように、三重項E L素子は一重項E L素子よりも低い動作電圧の時に最も発光効率が高くなるという特徴を有する。即ち、三重項E L素子は、電流密度の小さい動作領域で一重項E L素子よりも高い発光効率を示す。このことは三重項E L素子が電流密度の小さい動作領域で一重項E L素子よりも大きい発光輝度を示すという図3のグラフに矛盾しない。

【0019】ここで図3、図4のグラフに示した三重項E L素子の特性より図5、図6の関係を模式的に導くことができる。図5に示したグラフは三重項E L素子にお

10

20

30

40

50

ける消費電力と発光効率の関係を示すグラフであり、消費電力の高い動作領域（では発光効率が小さくなってしまふことがわかる。また、図6に示したグラフは三重項EL素子における消費電力と発光輝度の関係を示すグラフであり、消費電力の高い動作領域では発光輝度の増加率が小さいことがわかる。

【0020】以上のことから、本発明者は、三重項EL素子は電流密度の小さい動作領域、即ち動作電圧の低い動作領域で発光させることが望ましいと考えた。

【0021】ここで問題となるのは、パッシブマトリクス型発光装置の駆動原理である。パッシブマトリクス型発光装置の場合、選択された一画素しか発光しないため、1フレーム期間（通常は1/60秒）を画素数で割った時間が発光時間となる。即ち、画素数が多く高精細になるほど一画素あたりの発光時間は短くなる。そのため、明るく高精細な画像表示を可能とするためには一画素あたりの発光輝度を高めることになり、瞬間的に大量の電流密度で流さなければならない。

【0022】従って、パッシブマトリクス型発光装置に三重項EL素子を用いた場合、図3において電流密度の大きい動作領域、即ち図4において動作電圧 b よりも大きい動作電圧で発光させることになり、発光効率の小さい動作領域で発光させることになる。従って、明るい発光輝度を得るためにはより多くの電流を流す必要があり、結果的に消費電力の増加やEL膜の劣化を招くことになってしまう。

【0023】以上のことから、本発明者は三重項EL素子を発光させるにはパッシブマトリクス型発光装置は不利であると考え、三重項EL素子に最も適しているのはアクティブマトリクス型発光装置であることを見いだした。アクティブマトリクス型発光装置であれば発光時間を半導体素子で制御できるため、三重項EL素子に流す電流密度を大幅に抑えることができるからである。

【0024】このように、三重項EL素子の電氣的な特性を考慮した上で、最も好適な発光装置としてアクティブマトリクス型発光装置と組み合わせた点に本発明の進歩性があると考えた。

【0025】本発明の三重項EL素子を用いたアクティブマトリクス型発光装置は、EL素子の動作電圧が低い時に高い発光効率を得られるため、発光輝度も高く明るい画像表示が可能となる。従って、動作電圧は10V以下、好ましくは7.5V以下、さらに好ましくは5V以下とすれば良い。また、材料の開発は今後もさらに発展すると予想されるため、動作電圧は2.5～10Vになると考えられる。

【0026】また、アクティブマトリクス型発光装置ではEL素子の発光時間を長くすることができるため、パッシブマトリクス型発光装置と同じ輝度（照度）を確保するにもEL素子の動作電圧を低く設定することができる。即ち、パッシブマトリクス型発光装置に比べて消費

電力を抑えることができる。

【0027】一方、三重項EL素子を駆動するTFTにおいては、駆動電圧が10V以下に低下することで、ホットキャリア効果に起因する劣化が低減されるという利点を得られる。具体的には、オン電流の劣化が少なくなり、長期に渡って安定的にTFTを動作させることが出来る。また、必ずしもLDDなどを設けた複雑な構造を採用する必要がなく、シングルドレイン構造としても良いので、TFTの作製工程を簡素化することができる。

【0028】この点について図7(A)、(B)に模式的に示す。図7(A)において、横軸は画素部に含まれる画素数、縦軸は任意の画素における発光時間である。なお、任意の画素における発光時間とは、任意の一つの画素が発光し続ける時間であり、ここではアクティブマトリクス型の場合(701で示される)とパッシブマトリクス型の場合(702で示される)とについて、同じ発光輝度を確保するのに必要な時間を発光時間としている。

【0029】図7(A)のグラフは、画素数が多くなる（高精細になる）と同じ発光輝度を確保するために必要な発光時間がパッシブマトリクス型とアクティブマトリクス型とで異なることを示している。即ち、アクティブマトリクス型は半導体素子により発光時間を制御できるため、画素数によらずほぼ同じ発光時間を確保することができる。しかし、パッシブマトリクス型は画素数が増えると発光時間が減少してしまう。

【0030】そのため、同じ発光輝度を確保しようすると、画素数と電流密度の関係は図7(B)に示すようになる。即ち、アクティブマトリクス型の場合(703で示される)は画素数が多くなってもほぼ一定の小さい電流密度で済むが、パッシブマトリクス型の場合(704で示される)は画素数が多くなると、発光輝度を確保するのに必要な電流密度が大幅に増加してしまう。

【0031】このように、画素数が増えて高精細になると、電流密度が小さくて済むアクティブマトリクス型発光装置の方が消費電力を抑える上で、パッシブマトリクス型発光装置に比べて有利となる。

【0032】このように、三重項EL素子は動作電圧が低い領域で最も効率の良い発光が得られるため、アクティブマトリクス型発光装置と組み合わせることで、消費電力が小さく、且つ、明るい画像表示が可能な発光装置を実現することができる。さらに、EL素子の動作電圧が低いということはEL素子に流す電流密度が小さくて済むため寿命の長い（信頼性の高い）発光装置が得られる。

【0033】

〔発明の実施の形態〕〔発明の実施の形態1〕本発明の実施の形態について図1を用いて説明する。図1は本発明の三重項EL素子を用いたアクティブマトリクス型発

光装置の断面図である。なお、半導体素子としてここでは TFT を用いているが、一画素に含まれる TFT の個数に制限はない。

【0034】図 1 において、101 は基板であり、ここでは可視光を透過する基板を用いる。具体的には、ガラス基板、石英基板、結晶化ガラス基板もしくはプラスチック基板（プラスチックフィルムを含む）を用いれば良い。なお、基板 101 には、基板の表面に設けた絶縁膜も含めるものとする。

【0035】基板 101 の上には画素部 201 および駆動回路 202 が設けられている。ここでまず、画素部 201 について説明する。

【0036】画素部 201 は画像表示を行う領域であり、複数の画素を有し、各画素には EL 素子に流れる電流を制御するための TFT（以下、電流制御 TFT という）102 および三重項 EL 素子 203 が設けられている。なお、ここでは電流制御 TFT 102 しか図示していないが、電流制御 TFT のゲートに加わる電圧を制御するための TFT（以下、スイッチング TFT という）を設けている。

【0037】また、電流制御 TFT 102 は、ここでは p チャネル型 TFT を用いることが好ましい。n チャネル型 TFT とすることも可能であるが、図 1 の構造のように EL 素子の陽極に電流制御 TFT を接続する場合は、p チャネル型 TFT にした方が消費電力を抑えることができる。但し、スイッチング TFT（図示せず）は n チャネル型 TFT でも p チャネル型 TFT でも良い。

【0038】また、電流制御 TFT 102 のドレインには画素電極 103 が電気的に接続されている。ここでは、画素電極 103 の材料として仕事関数が 4.5 ～ 5.5 eV の導電性材料を用いるため、画素電極 103 は三重項 EL 素子 203 の陽極として機能する。画素電極 103 として代表的には、酸化インジウム、酸化スズ、酸化亜鉛もしくはこれらの化合物を用いれば良い。

【0039】また、画素電極 103 の上には EL 層 104 が設けられている。なお、本明細書において EL 層とは、EL 膜（発光層）に正孔注入層、正孔輸送層、正孔阻止層、電子注入層、電子輸送層もしくは電子阻止層として機能する有機材料を積層した層の総称を指す。但し、EL 層には EL 膜を単層で用いた場合も含むものとする。

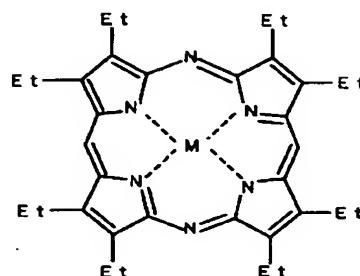
【0040】本発明は発光層として三重項励起により発光する発光性材料からなる薄膜を用いる点に特徴がある。そのような発光性材料としては、従来例に挙げた論文に記載された発光性材料を用いることが可能である。また、EL 層 104 の層構造も従来例に挙げた論文に記載された層構造を用いることができる。

【0041】また、本発明者は、上記論文に記載された発光性材料だけでなく、次の分子式で表される発光性材料（具体的には金属錯体もしくは金属有機化合物）を用

いることが可能であると考えている。

【0042】

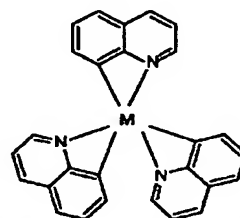
【化 3】



【式中、Et はエチル基、
M は周期表の 8 ～ 10 族に属する元素を表す】

【0043】

【化 4】



【式中、M は周期表の 8 ～ 10 族に属する元素を表す】

【0044】上記分子式において、M は周期表の 8 ～ 10 族に属する元素である。上記論文では、白金、イリジウムが用いられている。しかしながら、本発明者は鉄、ニッケル、コバルトもしくはパラジウムが好ましいと考えている。鉄、ニッケル、コバルトおよびパラジウムは、白金やイリジウムに比べて安価であるため、発光装置の製造コストを低減する上で有効である。特に、ニッケルは錯体を形成しやすいため、生産性も高く好ましい。

【0045】次、EL 層 104 の上には陰極 105 が設けられる。陰極 105 の材料としては仕事関数が 2.5 ～ 3.5 eV の導電性材料を用いる。陰極 105 として代表的には周期表の 1 族もしくは 2 族に属する元素を含む導電膜を用いれば良い。

【0046】また、画素電極 103、EL 層 104 および陰極 105 からなる三重項 EL 素子 203 は、保護膜 106 で覆われている。保護膜 106 は三重項 EL 素子 203 を酸素および水から保護するために設けられる。保護膜 106 の材料としては、窒化珪素膜、窒化酸化珪素膜、酸化アルミニウム膜、酸化タンタル膜もしくは炭素膜（具体的にはダイヤモンドライクカーボン膜）を用いる。

【0047】次に、駆動回路 202 について説明する。駆動回路 202 は画素部 201 に伝送される信号（ゲート信号およびデータ信号）のタイミングを制御する領域

であり、シフトレジスタ、バッファ、ラッチ、アナログスイッチ（トランスファゲート）もしくはレベルシフタが設けられている。ここでは、これらの回路の基本単位としてnチャネル型TFT107およびpチャネル型TFT108からなるCMOS回路を示している。

【0048】なお、シフトレジスタ、バッファ、ラッチ、アナログスイッチ（トランスファゲート）もしくはレベルシフタの回路構成は公知のもので良い。また、図1では同一の基板上に画素部201および駆動回路202を設けているが、駆動回路202を設けずにICやLSIを電気的に接続することも可能である。

【0049】また、図1に示したアクティブマトリクス発光装置では、TFTの例としてトップゲート型TFT（具体的にはプレーナ型TFT）を挙げているが、ボトムゲート型TFT（典型的には逆スタガ型TFT）を用いても良い。

【0050】また、ここでは電流制御TFT102に三重項EL素子203の陽極が電気的に接続されているが、三重項EL素子の陰極が電流制御TFTに電気的に接続された構造とすることもできる。その場合、画素電極を陰極105で用いた材料で形成し、陰極を画素電極103で用いた材料で形成すれば良い。また、その場合、電流制御TFTはnチャネル型TFTとすることが好ましい。

【0051】ここで、図1に示したアクティブマトリクス型発光装置の全体の構造を図2に示す。なお、図2（A）には上面図を示し、図2（B）には図2（A）をA-A'で切断した時の断面図を示す。また、図1の符号を引用する。

【0052】図2（A）において、211は画素部、212はゲート側駆動回路、213はデータ側駆動回路である。また、ゲート側駆動回路212およびデータ側駆動回路213に伝送される信号は入力配線214を介してFPC（フレキシブルプリントサーキット）215から入力される。

【0053】このとき、216は図1に示した三重項EL素子203の上方に設けられるカバー材であり、樹脂からなるシール材217により接着されている。カバー材216は酸素および水を透過しない材質であれば如何なるものを用いても良い。ここではカバー材216は、図2（B）に示すようにプラスチック材216a、該プラスチック材216aの表面および裏面に設けられた炭素膜（具体的にはダイヤモンドライクカーボン膜）216b、216cからなる。

【0054】さらに、図2（B）に示すように、シール材217は樹脂からなる封止材218で覆われ、三重項EL素子203を完全に密閉空間219に封入するようになっている。このとき、密閉空間219は不活性ガス（代表的には窒素ガスもしくは希ガス）、樹脂または不活性液体（代表的にはパーフルオロアルカンに代表され

る液状のフッ素化炭素）を充填しておけば良い。さらに、吸湿剤もしくは脱酸素剤を設けることも有効である。

【0055】本発明の実施の形態に示したアクティブマトリクス型発光装置は、発光素子として三重項EL素子を用いることで、消費電力が小さく明るい画像表示が可能であるという特徴を持つ。また、三重項EL素子は必要な動作電圧が低いため、EL膜の寿命が長く、信頼性が高いという特徴も持つ。

10 【0056】〔発明の実施の形態2〕本発明の実施の形態では、本発明の三重項EL素子を用いたアクティブマトリクス型発光装置をデジタル駆動により動作させる場合について説明する。なお、デジタル駆動とは、デジタル信号を用いて画像表示を行う駆動方法である。

【0057】また、ここでは階調表示を行う手法として時分割法（時間分割法）を用いた例を示す。時分割法とは、発光時間の組み合わせにより視覚的に複数の階調表示を可能とする手法である。

20 【0058】ここでデジタル駆動を行うにあたって、本発明の実施の形態では図8（A）に示す回路構成のアクティブマトリクス型発光装置とする。図8（A）において、801は画素部、802はデータ側駆動回路、803はゲート側駆動回路であり、データ側駆動回路802にはシフトレジスタ802a、1段目のラッチ802b、2段目のラッチ802cが含まれる。

【0059】また、画素部801には複数の画素804が形成されている。図8（B）は画素804の拡大図であり、805はゲート配線、806はデータ配線、807はスイッチングTFT、808は電流制御TFT、809は三重項EL素子、810はコンデンサ、811は電流供給線である。なお、スイッチングTFT807および電流制御TFT808は、ソース領域とドレイン領域との間に複数のチャネル形成領域を有したマルチゲート構造としても良い。特に、オフ電流（TFTがオフ状態の時に流れるドレイン電流）を抑制する上で、スイッチングTFT807をマルチゲート構造とすることは有効である。

40 【0060】上記構造の画素においては、データ配線806に伝送されたデータ信号は、スイッチングTFT807のゲートが開いた時にコンデンサ810にチャージされる。また、このデータ信号は電流制御TFT808のゲートに加わり、電流制御TFT808のゲートが開くと電流供給線811に伝送された信号がEL素子809に加わる。こうしてEL素子809に所定の電圧が加わり発光する。

【0061】次に、時分割法により階調表示を行う例について説明する。なお、ここでは8ビットのデジタル駆動方式により256階調（1677万色）のフルカラー表示を行う場合について説明する。

50 【0062】まず、画像1フレームを8つのフィールド

に分割する。なお、表示領域の全画素にデータを入力する 1 周期を 1 フレームと呼び、通常の EL ディスプレイでは発振周波数は 60 Hz、即ち 1 秒間に 60 フレームが形成される。また、1 フレームをさらに複数に分割したフレームをフィールドと呼ぶ。

【0063】1つのフィールドはアドレス期間 (Ta) とサステイン期間 (Ts) とに分けられる。アドレス期間とは、1 フィールド期間中、全画素にデータを入力するのに要する時間全体であり、サステイン期間 (点灯期間と言っても良い) とは、EL 素子を発光させている期間を示している。

【0064】ここで 1 つ目のフィールドを F1 と呼び、以下 2 つ目のフィールドから 8 つ目のフィールドまでを F2 ~ F8 と呼ぶ。また、アドレス期間 (Ta) は F1 ~ F8 まで一定である。一方、F1 ~ F8 のサステイン期間 (Ts) をそれぞれ Ts1 ~ Ts8 とする。

【0065】この時、Ts1 : Ts2 : Ts3 : Ts4 : Ts5 : Ts6 : Ts7 : Ts8 = 1 : 1/2 : 1/4 : 1/8 : 1/16 : 1/32 : 1/64 : 1/128 となるようにサステイン期間を設定する。但し、F1 ~ F8 を出現させる順序はどのようにしても良い。このサステイン期間の組み合わせで 256 階調のうち所望の階調表示を行うことができる。

【0066】まず、EL 素子の TFT に接続されていない側の電極に電圧を加えない (選択しない) 状態としておき、EL 素子を発光させずに各画素にデータ信号を入力していく。この期間がアドレス期間となる。そして、全ての画素にデータが入力されてアドレス期間が終了したら、上記電極に電圧を加えて (選択して) 一斉に EL 素子を発光させる。この期間がサステイン期間となる。また、発光させる (画素を点灯させる) 期間は Ts1 ~ Ts8 までのいずれかの期間である。ここでは Ts8 の期間、所定の画素を点灯させたとする。

【0067】次に、再びアドレス期間に入り、全画素にデータ信号を入力したらサステイン期間に入る。このときは Ts1 ~ Ts7 のいずれかの期間がサステイン期間となる。ここでは Ts7 の期間、所定の画素を点灯させたとする。

【0068】以下、残りの 6 つのフィールドについて同様の動作を繰り返し、順次 Ts6、Ts5... Ts1 とサステイン期間を設定し、それぞれのフィールドで所定の画素を点灯させたとする。

【0069】8 つのフィールドが出現したら 1 フレームを終えたことになる。このとき、サステイン期間の積算によってその画素の階調を制御する。例えば、Ts1 と Ts2 を選択した場合には全灯を 100% としたうちの 75% の輝度を表現でき、Ts3 と Ts5 と Ts8 を選択した場合には 16% の輝度を表現できる。

【0070】なお、以上は 256 階調の場合について説明したが、他の階調表示を行うことも可能である。次

に、n ビットの階調表示を行う場合について図 9 を参照して説明する。

【0071】n ビット (n は 2 以上の整数) の階調 (2^n 階調) の表示を行う場合には、まず 1 フレームを n ビットの階調に対応させて n 個のフィールド (F1、F2、F3... F(n-1)、F(n) と表す) に分割する。階調が多くなるにつれて 1 フレームの分割数も増え、駆動回路を高い周波数で駆動しなければならない。

【0072】さらに、これら n 個の各フィールドはアドレス期間 (Ta) 及びサステイン期間 (Ts) に分離される。即ち、全ての EL 素子に共通な電極 (TFT に接続されていない側の電極) に対して電圧を加えるか加えないかを選択することによってアドレス期間とサステイン期間を選択する。

【0073】そして、n 個の各フィールドのサステイン期間 (但し、F1、F2、F3... F(n-1)、F(n) に対応するサステイン期間を各々 Ts1、Ts2、Ts3... Ts(n-1)、Ts(n) と表す) を Ts1 : Ts2 : Ts3 : ... : Ts(n-1) : Ts(n) = 2^0 : 2^-1 : 2^-2 : ... : 2^-(n-2) : 2^-(n-1) となるように処理する。

【0074】この状態で、任意の 1 フィールドでは順次画素が選択され (厳密には各画素のスイッチング用 TFT が選択され)、電流制御用 TFT のゲートに所定のゲート電圧 (データ信号に対応する) が加わる。このとき、電流制御用 TFT が導通状態になるようなデータ信号が入力された画素の EL 素子は、アドレス期間終了後、そのフィールドに割り当てられたサステイン期間だけ発光する、即ち所定の画素が点灯する。

【0075】この動作を n 個のフィールド全てにおいて繰り返し、そのサステイン期間の積算によって各画素の階調が制御される。従って、任意の画素に注目すると、その画素が各フィールドでどれだけの期間点灯したか (どれだけのサステイン期間を経由したか) によって、その画素の階調が制御される。

【0076】以上のような手法により時分割階調表示が可能となる。時分割法により階調表示を行うにはデジタル駆動が望ましい。また、EL 素子は電気信号に対する応答性が高いため、時分割法を用いる上で有利である。

【0077】但し、本発明は上記駆動方法に限定されるものではなく、アナログ駆動 (アナログ信号を用いた駆動方法) を用いても良いし、時分割法だけでなく、面積分割法 (面積階調とも呼ばれる) を用いて階調表示を行っても良い。アナログ駆動の場合は、アナログ信号による電圧階調法を用いても良い。

【0078】また、本発明の実施の形態に示す駆動方法を、「発明の実施の形態 1」に示した発光装置の駆動方法として用いることは可能である。

【0079】【発明の実施の形態 3】本発明の実施の形態では、一画素に三つの半導体素子を設けた画素構造を有するアクティブマトリクス型発光装置に本発明を用い

た例を図10に示す。

【0080】図10において、1001はスイッチングTFT1002のソース配線、1003はスイッチングTFT1002のゲート配線、1004は電流制御TFT、1005はコンデンサ(省略することも可能)、1006は電流供給線、1007は消去TFT、1008は消去ゲート配線、1009は三重項EL素子である。なお、消去TFT1007の動作や画素構成については特願平11-338786号を引用することができる。

【0081】消去TFT1007のドレインは電流制御TFT1004のゲートに接続され、電流制御TFT1004のゲート電圧を強制的に変化させることができるようになっている。なお、消去TFT1007はnチャネル型TFTとしてもpチャネル型TFTとしても良いが、オフ電流を小さくできるようにスイッチングTFT1002と同一構造とすることが好ましい。

【0082】また、図10は、二つの画素間で電流供給線1006を共通としている点にも特徴がある。即ち、二つの画素が電流供給線1006を中心に線対称となるように形成されている。この場合、電流供給線の本数を減らすことができるため、画素部をさらに高精細化することができる。

【0083】なお、本発明の実施の形態は、「発明の実施の形態1」もしくは「発明の実施の形態2」と組み合わせて実施することが可能である。

【0084】〔発明の実施の形態4〕本発明の実施の形態では、一画素に四つの半導体素子を設けた画素構造を有するアクティブマトリクス型発光装置に本発明を用いた例を図11に示す。

【0085】図11において、1101は第1スイッチングTFT1102のソース配線、1103は第1スイッチングTFT1102に直列に接続された(ドレインに接続された)第2スイッチング用TFTである。また、1104はスイッチングTFT1102のゲートに接続された(i+1)番目のゲート配線、1105はスイッチングTFT1103のゲートに接続されたi番目のゲート配線である。

【0086】また、1106は消去TFTであり、消去TFT1106のソースは電流供給線1107に接続され、電流制御TFT1108のゲートおよび第2スイッチングTFT1103のドレインに接続されている。なお、消去TFT1106のゲートは(i-1)番目のゲート配線1109に接続されている。また、電流制御TFT1108のソースは電流供給線1107に接続され、ドレインは三重項EL素子1110に接続されている。

【0087】このとき、消去TFT1106のドレインは電流制御TFT1108のゲートに接続され、電流制御TFT1108のゲート電圧を強制的に変化させることができるようになっている。なお、消去TFT110

6はnチャネル型TFTとしてもpチャネル型TFTとしても良い。

【0088】「発明の実施の形態3」に示した特願平11-338786号の画素構造と異なる点は、スイッチングTFTが第1スイッチングTFT1102と第2スイッチングTFT1103の二つに分けられ、第1スイッチングTFT1102のゲートが隣接する次の行のゲート配線、即ち(i+1)番目のゲート配線に接続されている点と、消去TFT1106のゲートが隣接する前の行のゲート配線、即ち(i-1)番目のゲート配線に接続されている点である。

【0089】図11の画素構造とした場合、(i-1)番目のゲート配線、i番目のゲート配線および(i+1)番目のゲート配線に入力するゲート信号の工夫により特願平11-338786号に記載された画素構造と同様の効果が得られる。ここで画素にデータ信号を書き込む際のゲート信号のタイミングチャートを図12

(A)に、画素からデータ信号を消去する際のゲート信号のタイミングチャートを図12(B)に示す。

【0090】本発明の実施の形態によれば、図10に示した消去ゲート配線1108を省略することができるため、画素の有効発光領域が増やせる点と、消去ゲート配線1108を駆動するための駆動回路を省略することができるため、製造歩留まりが向上する点が効果として期待できる。

【0091】なお、本発明の実施の形態は、「発明の実施の形態1」もしくは「発明の実施の形態2」と組み合わせて実施することが可能である。

【0092】〔発明の実施の形態5〕本発明の発光装置は画素内にいくつのTFTを設けた構造としても良い。「発明の実施の形態3」では三つ、「発明の実施の形態4」では四つのTFTを設けた例を示しているが、さらに複数のTFTを設けた画素構造としても構わない。

【0093】なお、本発明の実施の形態は、「発明の実施の形態1」もしくは「発明の実施の形態2」と組み合わせて実施することが可能である。

【0094】〔発明の実施の形態6〕本発明の発光装置は、明るく低消費電力であり、さらに信頼性が高いという利点を有するため、様々な電気器具の光源として用いることが可能である。

【0095】代表的には、液晶表示装置のバックライトもしくはフロントライトとして用いる光源または照明機器の光源として用いることができる。

【0096】なお、本発明の実施の形態は、「発明の実施の形態1」～「発明の実施の形態5」のいずれの構成と組み合わせても実施することが可能である。

【0097】

【実施例】〔実施例1〕本実施例において、三重項EL素子を用いたアクティブマトリクス型発光装置の一例を図15を用いて説明する。図15において示すアクティ

ブマトリクス型発光装置は、同一基板上に画素部585と当該画素部に信号を出力する駆動回路584が形成されている。画素部585にはスイッチング用TFT582と駆動用TFT583が設けられ、駆動回路584にはpチャンネル型TFT580、nチャンネル型TFT581が設けられている。

【0098】画素部585において、スイッチング用TFT582の半導体層にはn型不純物領域としてソース領域560及びドレイン領域561、568とLDD領域562～565を有している。このTFTはマルチゲート構造であり、ゲート絶縁膜510上のゲート電極513により、チャンネル形成領域566、567が形成される。また、LDD領域562～565はゲート電極513と重ならない位置に設けられ、このTFTのオフ電流を低減させることを目的とした構造としている。

【0099】駆動回路584のnチャンネル型TFT581にはソース領域591、ドレイン領域592、チャンネル形成領域594及びドレイン領域592側にLDD領域593が形成されている。LDD領域593はゲート電極512と重なる位置に設け、ホットキャリア効果による劣化を抑制する構成としている。このnチャンネル型TFT581はオフ電流をあまり気にする必要はなく、むしろ動作速度を重視した設計としている。また、電流駆動能力を高めるため、LDD領域593はゲート電極512と完全に重ねてしまい、極力直列抵抗損失を抑える配慮がなされている。一方、pチャンネル型TFT580はホットキャリア効果による劣化は殆ど無視できるので、LDD領域は特別に設ける必要はなくシングルドレイン構造としている。

【0100】三重項EL素子は、50nmの窒化シリコン膜561と、1000nmのアクリル562の積層構造から成る層間絶縁膜上に形成する。窒化シリコン膜は外部から半導体層にイオン性不純物が混入するのを防止するために用いている。アクリルは平坦化するために用い、その他、ポリイミド、ポリアミド、BCB（ベンゾシクロブテン）などの熱硬化型又は光硬化型の有機樹脂材料でも代用できる。アクリルなどの有機樹脂膜は吸湿性があるので、その表面をプラズマ処理により改質して緻密化させておくことが望ましい。また、この処理によりEL素子の陰極材料として用いるリチウムなどのアルカリ金属材料が半導体層に拡散するのを防ぐ効果を期待できる。

【0101】三重項EL素子の陽極555は酸化インジウム・スズ（ITO）で形成する。陽極555は駆動用TFT583のドレイン配線544と接続する。隣接する画素間を分離するバンク556は、感光性アクリルを陽極555及びアクリル562上に形成し、陽極555の位置に合わせて開口を形成することにより形成する。このバンク556は陽極555の端部を覆い、側面の傾斜角を30度以上、好ましくは45度の角度をもって形

成する。また、バンク556は、陽極555と駆動用TFT583のドレイン配線544とが接続されている部分の上に設けることで、コンタクトホールの部分において生じる段差によるEL層557の発光不良を防ぐことができる。なおバンク556を形成している樹脂材料に顔料等を混ぜ、バンク556を光遮蔽膜として併用することもできる。

【0102】そして、「発明の実施の形態1」で示すような三重項励起により発光する発光性材料を含むEL層557及び陰極（MgAgまたはAlLi電極）558を、真空蒸着法を用いて形成する。この二つの層は大気開放せずに連続して形成することが望ましい。なお、EL層557の膜厚は800～200nm（典型的には100～120nm）、陰極558の厚さは180～300nm（典型的には200～250nm）とすれば良い。なお、本実施例では一画素分しか図示しないが、このとき同時に赤色に発光するEL層、緑色に発光するEL層及び青色に発光するEL層が形成される。

【0103】なお、本実施例ではEL層557を発光層のみからなる単層構造としても良いし、発光層の他に正孔輸送層、正孔注入層、電子輸送層、電子注入層等を設けても良い。このように組み合わせは既に様々な例が報告されており、そのいずれの構成を用いても構わない。

【0104】さらに、陰極557を形成した後、バッシュン膜559としてDLC（ダイヤモンドライクカーボン）や窒化シリコン膜を形成する。

【0105】図15で示すアクティブマトリクス型発光装置は、さらに外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（ラミネートフィルム、紫外線硬化樹脂フィルム等）や透光性のシーリング材でパッケージング（封入）する。その際、シーリング材の内部を不活性雰囲気にしたたり、内部に吸湿性材料（例えば酸化バリウム）を配置したりするとEL素子の信頼性が向上する。

【0106】また、パッケージング等の処理により気密性を高めたら、基板上に形成された素子又は回路から引き回された端子と外部信号端子とを接続するためのコネクター（フレキシブルプリントサーキット：FPC）を取り付けて製品として完成する。このような出荷できるまでの状態を本明細書中ではELディスプレイ（ELモジュール）という。

【0107】【実施例2】図16はアクティブマトリクス型発光装置の画素の回路図の一例を示す。1107はスイッチング用TFT、1108は駆動用TFT、1109は消去用TFT、1110はEL素子、1111は対向電源、1112はコンデンサである。駆動用TFT1108は2つの駆動用TFT（第1のEL駆動用TFTと第2のEL駆動用TFT）が並列に接続されたものである。本明細書において、第1の駆動用TFTと第2の駆動用TFTとを合わせて駆動用TFTと呼ぶ。

【0108】スイッチング用TFT1107のゲート電極は、書き込み用ゲート信号線Ga(Ga1~Gayのいずれか1つ)に接続されている。スイッチング用TFT1107のソース領域とドレイン領域は、一方がソース信号線S(S1~Sxのいずれか1つ)に接続されており、もう一方が駆動用TFT1108のゲート電極、各画素が有するコンデンサ1112及び消去用TFT1109のソース領域又はドレイン領域に接続されている。

【0109】コンデンサ1112はスイッチング用TFT1107が非選択状態(オフの状態)にある時、駆動用TFT1108のゲート電圧を保持するために設けられている。なお本実施例ではコンデンサ1112を設ける構成を示したが、本発明はこの構成に限定されず、コンデンサ1112を設けない構成にしても良い。

【0110】また、駆動用TFT1108のソース領域は、一方が電源供給線V(V1~Vxのいずれか1つ)に接続され、ドレイン領域はEL素子110に接続される。電源供給線Vはコンデンサ1112に接続されている。

【0111】また消去用TFT1109のソース領域とドレイン領域のうち、駆動用TFT1108のゲート電極に接続されていない方は、電源供給線Vに接続されている。そして消去用TFT1109のゲート電極は、消去用ゲート信号線Ge(Ge1~Geyのいずれか1つ)に接続されている。

【0112】EL素子110は陽極と陰極と、陽極と陰極との間に設けられたEL層とからなる。陽極が駆動用TFT1108のドレイン領域と接続している場合、陽極が画素電極、陰極が対向電極となる。逆に陰極が駆動用TFT1108のドレイン領域と接続している場合、陰極が画素電極、陽極が対向電極となる。

【0113】EL素子110の対向電極は、画素部101を有する基板の外部に設けられた対向電源111に接続されており、常に対向電位が与えられている。また電源供給線Vは画素部101を有する基板の外部に設けられた電源(図示せず)に接続されており、常に電源電位が与えられている。そして対向電位と電源電位は、電源電位が画素電極に与えられたときにEL素子が発光する程度の電位差に常に保たれている。

【0114】三重項EL素子を用いたELディスプレイは、画素部の面積あたりの発光量が200cd/m²の場合、画素部の面積あたりの電流が0.5~1mA/cm²か程度で済む。そのため画素部のサイズが大きくなっても、IC等に設けられた電源から電源供給線に与えられる電位をスイッチで制御することができる。また、本発明においては、電源電位と対向電位は常に一定に保たれており、ICに設けられた電源から与えられる電位の高さをスイッチで制御する必要がないので、より大きな画面サイズのパネルの実現に有用である。

【0115】スイッチング用TFT1107、駆動用TFT1108、消去用TFT1109は、nチャネル型TFTでもpチャネル型TFTでもどちらでも用いることができる。ただし、第1の駆動用TFTと第2の駆動用TFTは同じ極性を有していることが必要である。そして、EL素子110の陽極が画素電極で陰極が対向電極の場合、駆動用TFT1108はpチャネル型TFTであることが好ましい。また逆にEL素子110の陽極が対向電極で陰極が画素電極の場合、駆動用TFT1108はnチャネル型TFTであることが好ましい。

【0116】またスイッチング用TFT1107、駆動用TFT1108、消去用TFT1109は、シングルゲート構造ではなく、ダブルゲート又はトリプルゲート構造などのマルチゲート構造を有していても良い。

【0117】図16に示したELディスプレイの画素の上面図を図16を用いて説明する。図16と図17では共通の符号を用いている。

【0118】図16において、ソース信号線(S)と、電源供給線(V)と、書き込み用ゲート信号線(Ga)と、消去用ゲート信号線(Ge)とをそれぞれ1つづつ有する領域1105が画素である。画素1105はスイッチング用TFT1107と、駆動用TFT1108と、消去用TFT1109とを有している。駆動用TFT1108は第1及び第2の駆動用TFTを有しており、第1及び第2のEL駆動用TFTは並列に接続している。

【0119】スイッチング用TFT1107は、半導体層1107aと、書き込み用ゲート信号線(Ga)の一部であるゲート電極1107bとを有している。駆動用TFT1108は、半導体層1108aと、ゲート配線1121の一部であるゲート電極1108bとを有している。消去用TFT1109は、半導体層1109aと、書き込み用ゲート信号線(Ge)の一部であるゲート電極1109bとを有している。

【0120】スイッチング用TFT1107の半導体層1107aが有するソース領域とドレイン領域は、いずれか一方はソース信号線に、もう一方は接続配線1113を介してゲート配線1121に接続されている。なお、1113はソース信号線(S)に輸入される信号の電位によってソース配線又はドレイン配線と呼ぶ。

【0121】消去用TFT1109の半導体層1109aが有するソース領域とドレイン領域は、いずれか一方はソース信号線に、もう一方は接続配線1115を介してゲート配線1121に接続されている。なお1113は電源供給線(V)の電源電位によって、ソース配線又はドレイン配線と呼ぶ。

【0122】駆動用TFT1108の半導体層1108aが有するソース領域とドレイン領域は、それぞれ電源供給線(V)とドレイン配線1114に接続されている。ドレイン配線1114は陽極1117に接続されて

いる。

【0123】容量配線1116は半導体膜で形成されている。コンデンサ1112は、電源供給線(V)と電気的に接続された容量配線1116、ゲート絶縁膜と同一層の絶縁膜(図示せず)及びゲート配線1121との間で形成される。また、ゲート配線1121、第1層間絶縁膜と同一の層(図示せず)及び電源供給線(V)で形成される容量もコンデンサとして用いることが可能である。

【0124】なお陽極1117上には有機樹脂膜をエッチングすることで開口部1131を設けたバンクが形成されている。そして図示しないが、画素電極1117上にEL層と対向電極が順に積層される。陽極1105とEL層とはバンクの開口部1131において接しており、EL層は対向電極と画素電極とに接して挟まれている部分のみ発光する。

【0125】なお、本発明のELディスプレイの画素部の構成は、図16に示した構成に限定されない。

【0126】〔実施例3〕一重項EL素子に対する三重項EL素子の優位性は、低電圧で高い輝度を得られる点にある。ここでは、アクティブマトリクス型発光装置に適用することのできるEL素子の一試作例をしめす。

【0127】三重項EL素子として陽極としてITO上に銅フタロシアニン(以下、CuPcと記す)、芳香族アミン系材料である4,4',4''-トリス(N-3-メチルフェニル-N-フェニル-アミノ)トリフェニルアミン(以下、mTDATAと記す)、4,4'-ビス-[N-(ナフチル)-N-フェニル-アミノ]ビフェニル(以下、 α -NPDと記す)、4,4'-N,N'-ジカルバゾール-ビフェニル(以下、CBPと記す)にトリス-(2-フェニルピリジン)にイリジウム(以下、Ir(pppy)₃と記す)を添加したもの、バソキユプロイン(以下、BCPと記す)、オキシンのアルミニウム錯体(以下、Alq₃と記す)を順次積層した試料を作製した。Ir(pppy)₃を添加したCBPは三重項励起状態からの発光(燐光)が得られる有機化合物である。

【0128】比較例として、ITOで形成される陽極上に、CuPcで形成される正孔注入層、mTDATA及び α -NPDで形成される正孔輸送層、Alq₃で形成される電子注入層兼発光層を形成した一重項EL素子を形成した。

【0129】図18は電流密度対発光輝度の特性を示すグラフである。三重項EL素子は、低電流密度から高い発光輝度を得られ、同じ電流密度で比較すると5~10倍高い輝度を得られている。特にこの傾向は、電流密度の低い領域で顕著である。また、ここで測定した範囲では、電流密度の増加に対してほぼ直線的に輝度が増加している傾向を示している。

【0130】図19は印加電圧対発光効率の関係を示す

グラフであり、三重項EL素子は4~6Vの範囲において9%の発光効率を得ている。それに対し、一重項EL素子は4~9Vの範囲において1~2%の発光効率しか得られておらず、三重項EL素子の方が明るく発光することができる。

【0131】なお、発光効率 η (ext)は以下の計算式により導出した値を用いた。

【0132】

【数1】

$$\eta(\text{ext}) = \frac{\pi L e}{K m h c J} \frac{\int_{\lambda_1}^{\lambda_2} \frac{F(\lambda)}{\lambda} d\lambda}{\int_{\lambda_1}^{\lambda_2} \frac{F(\lambda)}{\lambda} y(\lambda) d\lambda}$$

【0133】ここで、 πL は全光束(lm/m^2)、 e は素電荷、 Km は最大視感度($680\text{lm}/\text{W}$)、 J は電流密度(A/m^2)、 $F(\lambda)$ は実測の発光スペクトル、 $y(\lambda)$ は標準視感度曲線である。

【0134】図20は消費電力対発光効率の特性を示している。発光効率は消費電力と共に増加するのではなく、消費電力の高い動作領域ではむしろ発光効率は低下している。しかしながら、三重項EL素子の方がはるかに高い発光効率を実現していて、消費電力の観点からも三重項EL素子の方が一重項EL素子よりも優れていることが示されている。

【0135】一方、図22はシングルドレイン構造のTF T(nチャネル型)の寿命時間に関するデータを示している。グラフは、ゲート電圧を2V一定とし、ドレイン電圧を定常的に印加してドレイン電流が10%劣化するまでの時間を求めプロットしたものである。ドレイン電圧を変化させてその時間を調べ、そのプロットをもって引くことができる直線を外挿して、 3.15×10^8 秒(10年)と交差する電圧を10年保証電圧と定義する。

【0136】図23はチャネル長(Li)を2.8~9.8 μm まで変化させたときの10年保証電圧を示している。例えば、チャネル長3 μm のシングルドレイン構造のTF Tは、10年保証電圧が約7Vであることが示されている。つまり、それ以下のドレイン電圧で駆動する限りにおいては、実用上何ら問題ないことを示している。

【0137】以上のデータより、アクティブマトリクス型発光装置では、TF Tの駆動電圧が三重項EL素子を用いた方が低くすることができる。図19で示すように、本実施例で示す三重項EL素子を用いれば、駆動電圧を4~6Vの範囲に設定することができる。この程度の電圧で駆動するTF Tは、ホットキャリア効果による劣化を殆ど無視することができる。従って、LDDなどを特段設ける必要がなく、製造工程の短縮や製造コスト

の低減を図ることができる。

【0138】以上、本発明をもって示すように、三重項EL素子を用いることでTFTの駆動電圧を低下させ、消費電力を低減させると同時に明るい表示装置を得ることができる。

【0139】〔実施例4〕本発明の発光装置は、自発光型であるため液晶表示装置に比べて明るい場所での視認性に優れ、しかも視野角が広い。従って、様々な電気器具の表示部として用いることができる。

【0140】本発明の電気器具としては、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響機器、ノート型パーソナルコンピュータ、ゲーム機器、無線携帯機器（モバイルコンピュータ、携帯電話、携帯型ゲーム機器または電子書籍）、記録媒体を備えた画像再生装置などが挙げられる。それらの具体例を図13、図14に示す。

【0141】図13（A）はELディスプレイであり、筐体2001、支持台2002、表示部2003を含む。本発明の発光装置は表示部2003に用いることができる。ELディスプレイは自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができる。

【0142】図13（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106を含む。本発明の発光装置は表示部2102に用いることができる。

【0143】図13（C）はデジタルカメラであり、本体2201、表示部2202、接眼部部2203、操作スイッチ2204を含む。本発明の発光装置は表示部2202に用いることができる。

【0144】図13（D）は記録媒体を備えた画像再生装置であり、本体2301、記録媒体（CD、LDまたはDVD等）2302、操作スイッチ2303、表示部（a）2304、表示部（b）2305を含む。表示部（a）は主として画像情報を表示し、表示部（b）は主として文字情報を表示するが、本発明の発光装置はこれら表示部（a）、（b）に用いることができる。なお、記録媒体を備えた画像再生装置には、CD再生装置、ゲーム機器なども含まれる。

【0145】図13（E）は携帯型（モバイル）コンピュータであり、本体2401、表示部2402、受像部2403、操作スイッチ2404、メモリスロット2405を含む。本発明の電気光学装置は表示部2402に用いることができる。この携帯型コンピュータはフラッシュメモリや不揮発性メモリを集積化した記録媒体に情報を記録したり、それを再生したりすることができる。

【0146】図13（F）はパーソナルコンピュータであり、本体2501、筐体2502、表示部2503、

キーボード2504を含む。本発明の発光装置は表示部2503に用いることができる。

【0147】なお、将来的にEL材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0148】また、上記電気器具はインターネットやCATV（ケーブルテレビ）などの電子通信回線や電波などの無線通信を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。EL材料の応答速度は非常に高いため、そのような動画表示を行うに適している。

【0149】また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や車載用オーディオのような文字情報を主とする表示部に発光装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

【0150】ここで図14（A）は携帯電話であり、本体2601、音声出力部2602、音声入力部2603、表示部2604、操作スイッチ2605、アンテナ2606を含む。本発明の発光装置は表示部2604に用いることができる。なお、表示部2604は黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。

【0151】また、図14（B）は音響機器（具体的には車載用オーディオ）であり、本体2701、表示部2702、操作スイッチ2703、2704を含む。本発明の発光装置は表示部2702に用いることができる。また、本実施例では車載用オーディオを示すが、家庭用オーディオに用いても良い。なお、表示部2704は黒色の背景に白色の文字を表示することで消費電力を抑えられる。

【0152】さらに、光センサを内蔵させ、使用環境の明るさを検知する手段を設けることで使用環境の明るさに応じて発光輝度を変調させるような機能を持たせることは有効である。使用者は使用環境の明るさに比べてコントラスト比で100～150の明るさを確保できれば問題なく画像もしくは文字情報を認識できる。即ち、使用環境が明るい場合は画像の輝度を上げて見やすくし、使用環境が暗い場合は画像の輝度を抑えて消費電力を抑えるといったことが可能である。

【0153】なお、本発明の実施の形態は、「発明の実施の形態1」～「発明の実施の形態5」及び「実施例1」～「実施例3」のいずれの構成と組み合わせても実施することが可能である。

【0154】

【発明の効果】本発明を実施することにより明るく低消費電力で、信頼性の高いアクティブマトリクス型発光装

置を得ることができる。さらに、そのような発光装置を光源もしくは表示部に用いることで明るい表示部を有し消費電力の低い電気器具を得ることができる。

【0155】このように、三重項EL素子は動作電圧が低い領域で最も効率の良い発光が得られるため、アクティブマトリクス型発光装置と組み合わせることで、消費電力が小さく、且つ、明るい画像表示が可能な発光装置を実現することができる。また、三重項EL素子を駆動するTFTにおいて、駆動電圧が10V以下に低下することによりホットキャリア効果に起因する劣化が低減され、長期に渡って安定的にTFTを動作させることが出来る。また、必ずしもLDDなどを設けた複雑な構造を採用する必要がなく、シングルドレイン構造としても良いので、TFTの作製工程を簡素化することができる。さらに、EL素子の動作電圧が低いということはEL素子に流す電流密度が小さくて済むため寿命の長い（信頼性の高い）発光装置が得られる。

【図面の簡単な説明】

【図1】 発光装置の断面構造を示す図。

【図2】 発光装置の上面構造および断面構造を示す図。

【図3】 電流密度と発光輝度の関係を示す図。

【図4】 動作電圧と発光効率の関係を示す図。

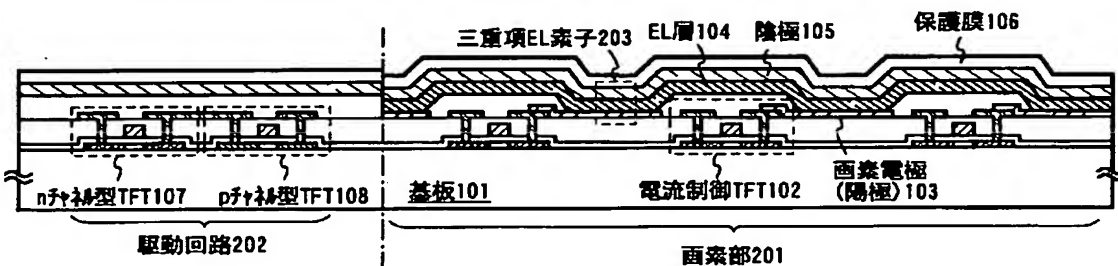
【図5】 消費電力と発光効率の関係を示す図。

【図6】 消費電力と発光輝度の関係を示す図。

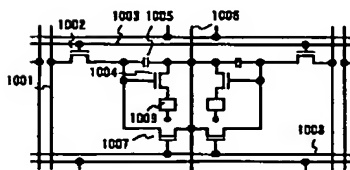
【図7】 画素数と発光時間もしくは電流密度の関係を示す図。

*

【図1】



【図10】



*【図8】 発光装置の回路構成および画素構造を示す図。

【図9】 時分割法による階調表示の動作を説明するための図。

【図10】 発光装置の画素構造を示す図。

【図11】 発光装置の画素構造を示す図。

【図12】 ゲート配線に入力される信号のタイミングチャートを示す図。

【図13】 電気器具の具体例を示す図。

10 【図14】 電気器具の具体例を示す図。

【図15】 アクティブマトリクス型発光装置の一例を示す断面図。

【図16】 アクティブマトリクス型発光装置の画素部の構造を示す上面図。

【図17】 アクティブマトリクス型発光装置の画素部の等価回路図。

【図18】 三重項EL素子と一重項EL素子の電流密度対輝度の特性を示すグラフ。

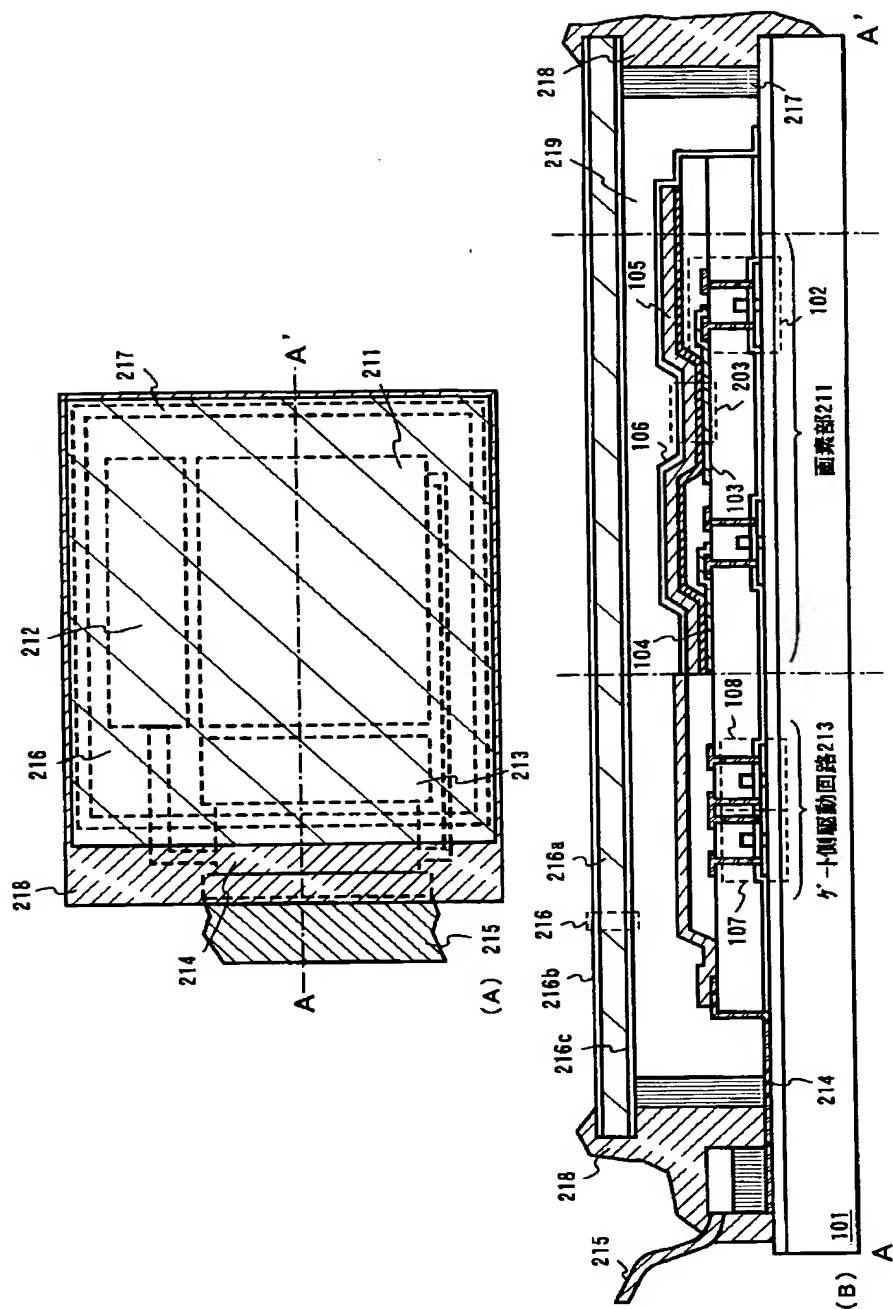
【図19】 三重項EL素子と一重項EL素子の電圧対発光効率の特性を示すグラフ。

【図20】 三重項EL素子と一重項EL素子の消費電力対輝度の特性を示すグラフ。

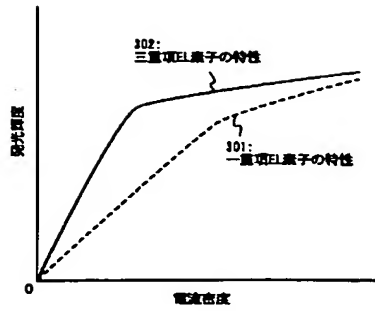
【図21】 シングルドレインTFTのドレイン電圧と寿命時間の関係を示すグラフ。

【図22】 シングルドレインTFTのチャネル長と10年保証電圧の関係を示すグラフ。

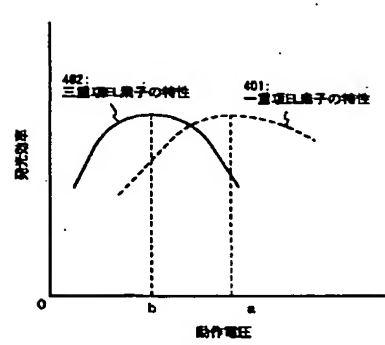
【図2】



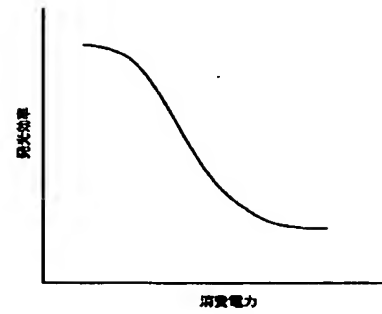
【図3】



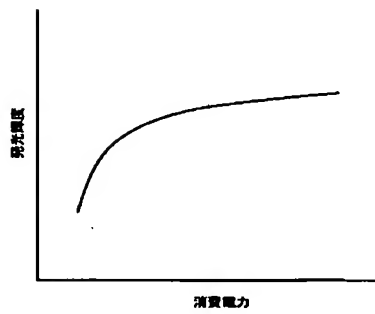
【図4】



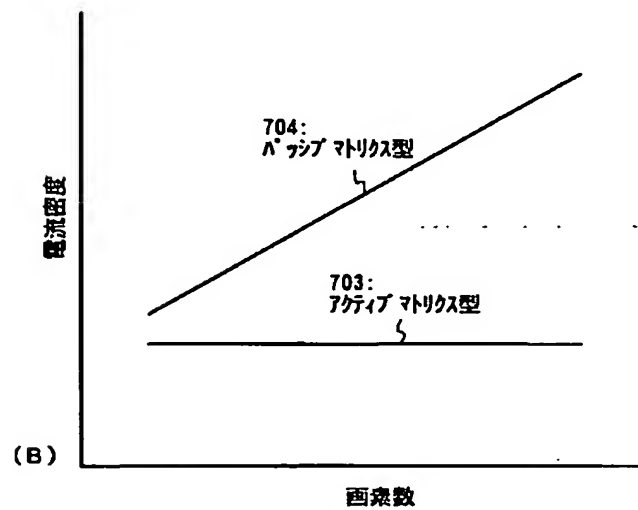
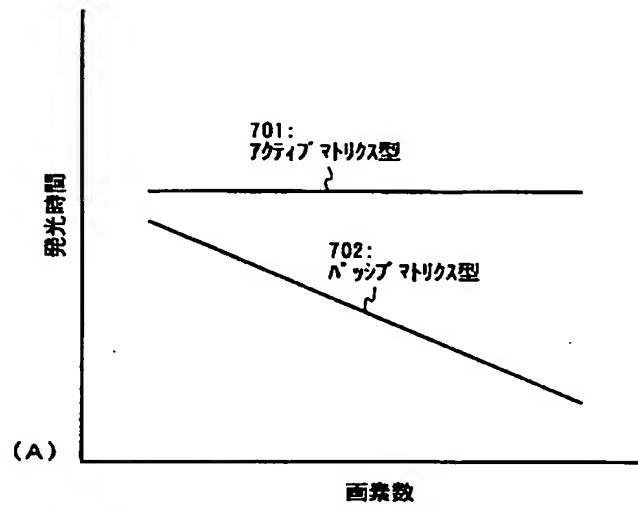
【図5】



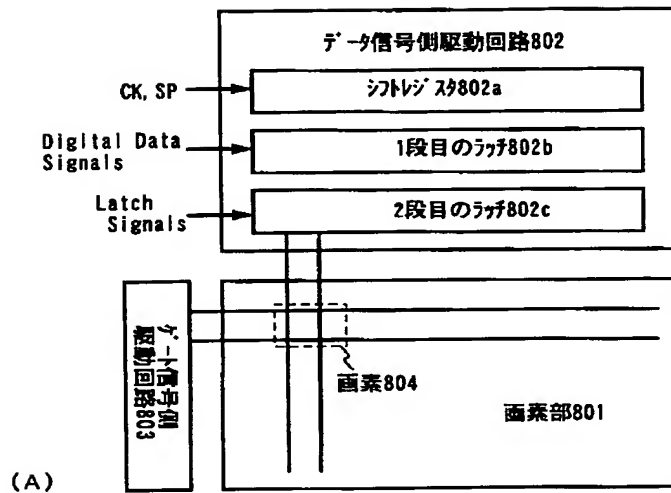
【図6】



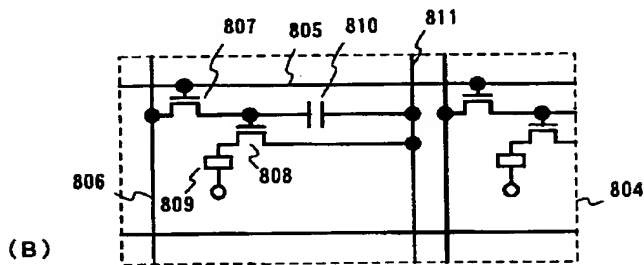
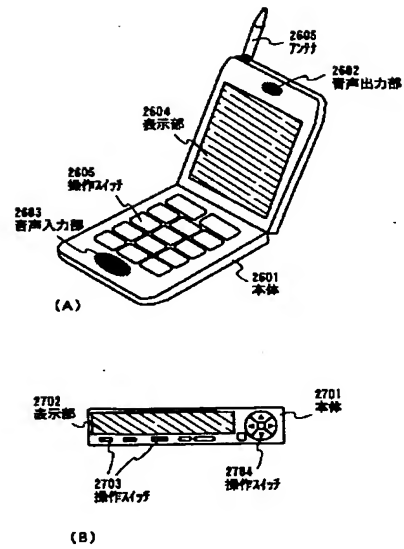
【図7】



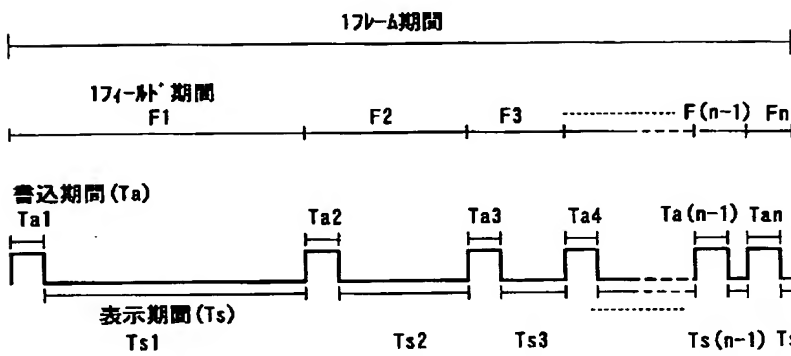
【図8】



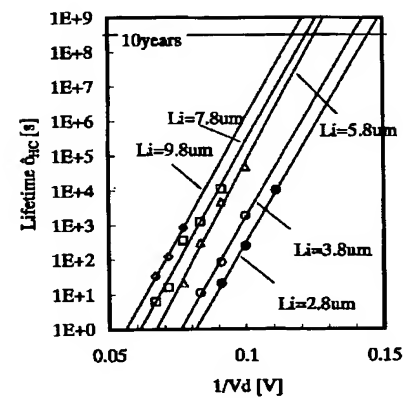
【図14】



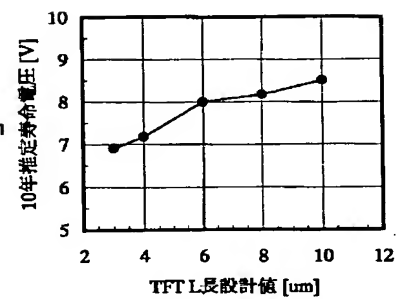
【図9】



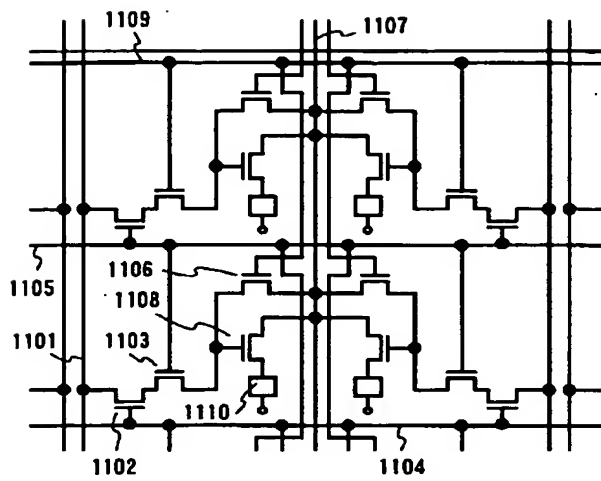
【図21】



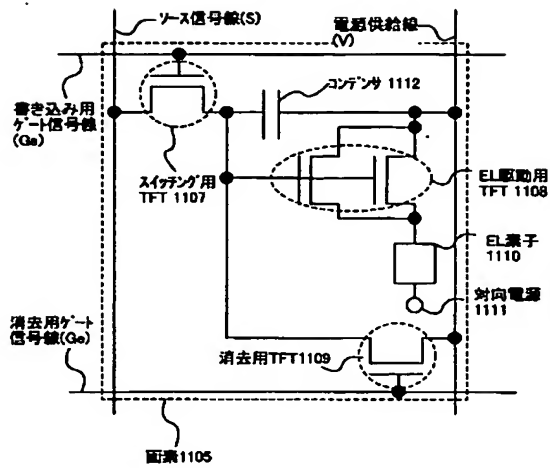
【図22】



【図11】

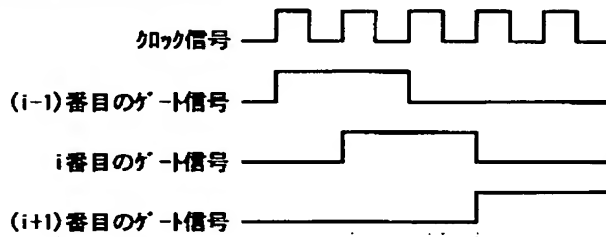


【図17】



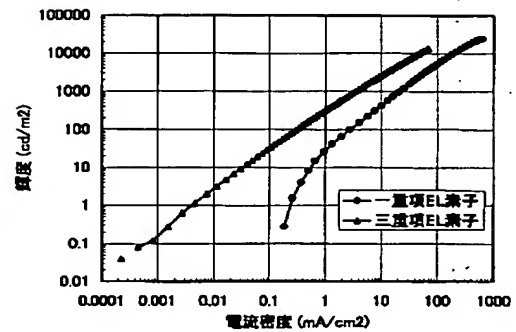
【図12】

書き込み動作のタイミングチャート



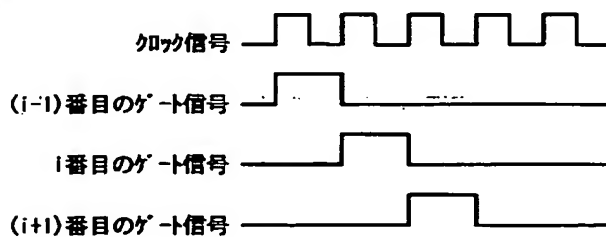
(A)

【図18】

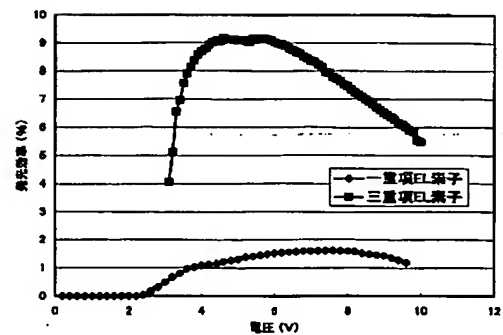


【図19】

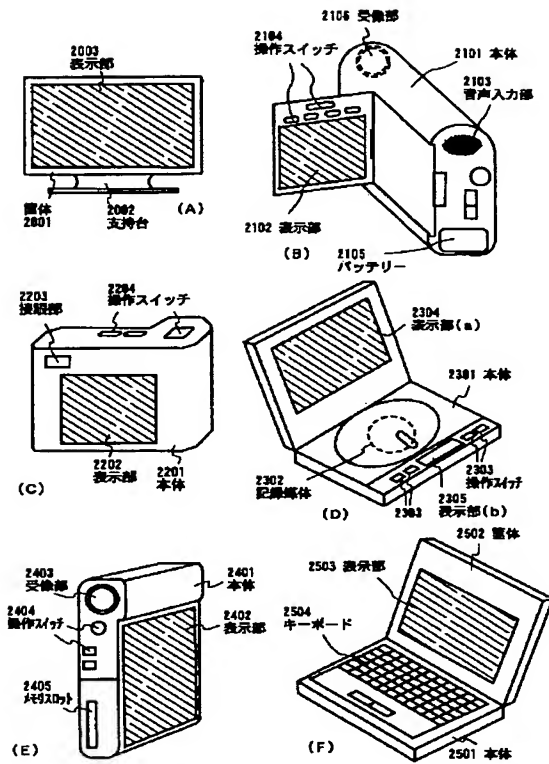
消去動作のタイミングチャート



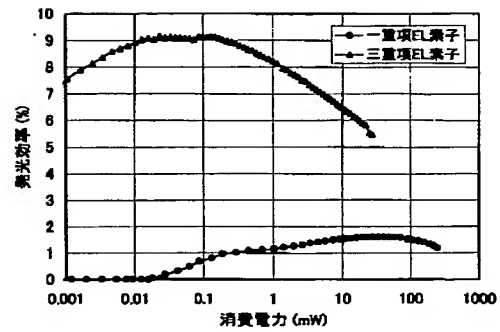
(B)



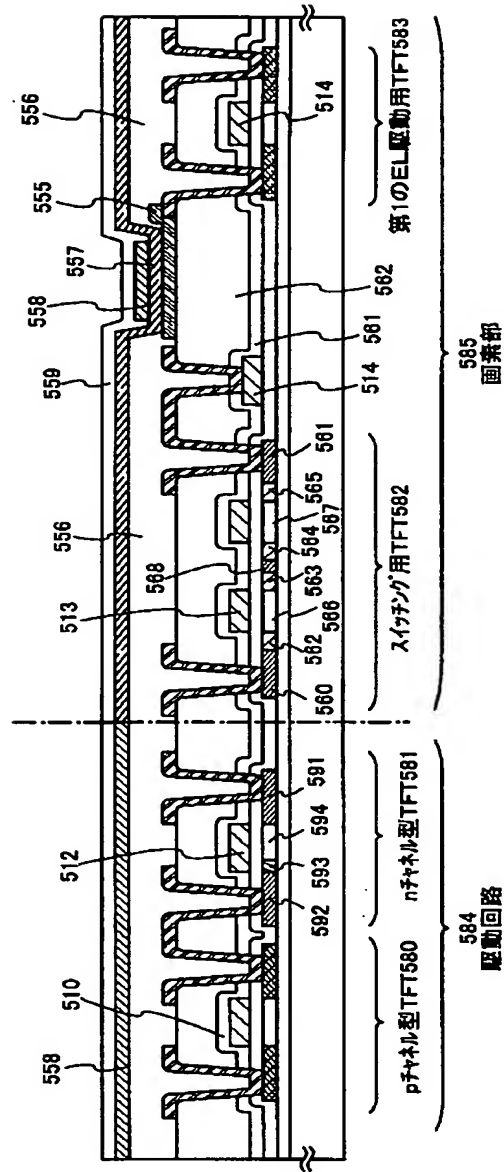
【図13】



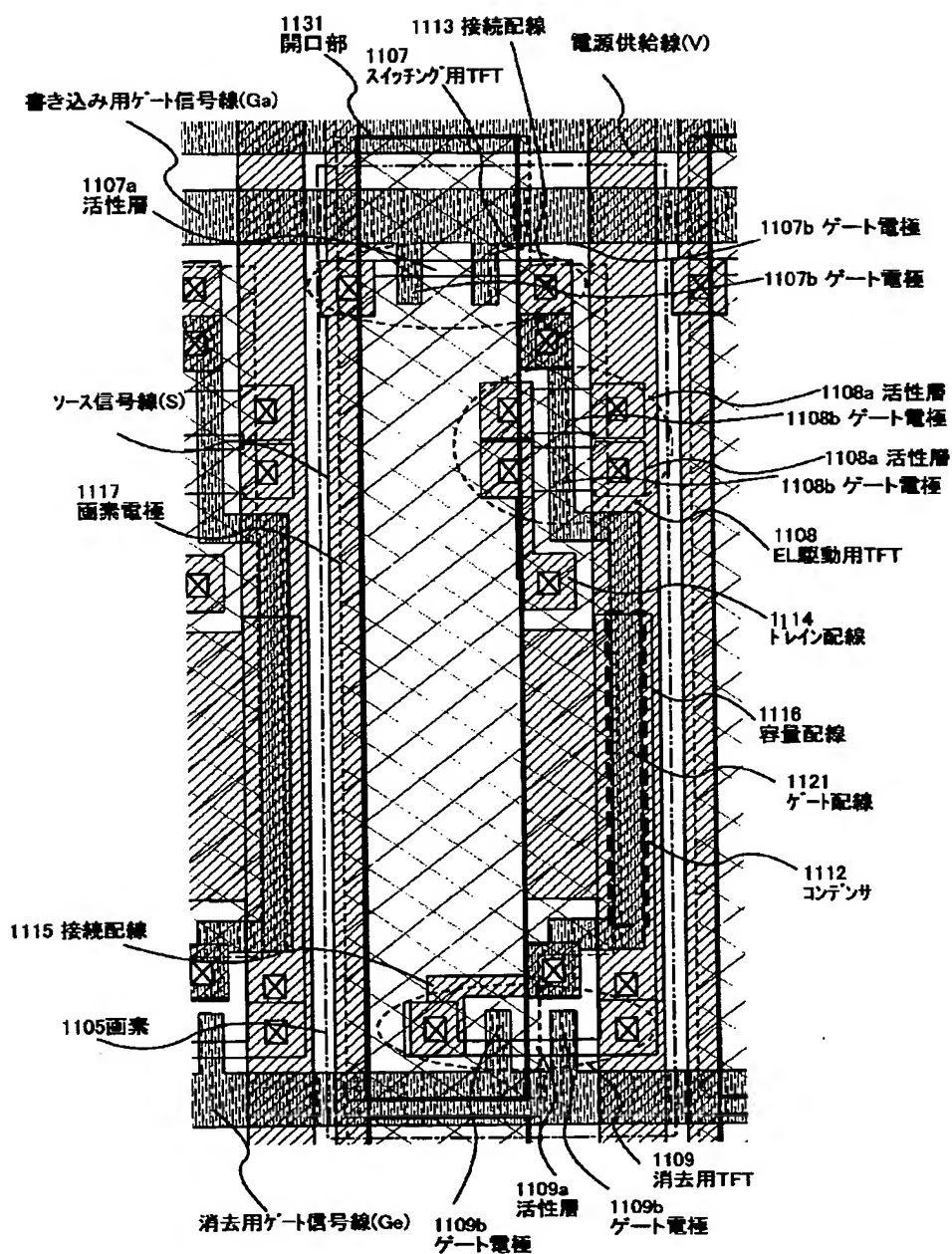
【図20】



【図15】



【図16】



BEST AVAILABLE COPY

フロントページの続き

(51)Int.Cl.⁷

G09G 3/20

識別記号

680

FI

G09G 3/20

テーマード(参考)

680S

680T

680V

3/30

3/30

J

F ターム(参考) 3K007 AB02 AB03 AB06 AB11 AB18
BA06 CA01 CB01 DA01 DB03
EA01 EB00 GA04
5C080 AA06 BB05 CC03 DD26 DD30
FF09 HH05 JJ02 JJ03 JJ04
JJ05 JJ06 KK02 KK43
5C094 AA10 AA24 AA31 AA43 AA44
BA03 BA27 CA19 DA09 DA13
DB01 DB04 EA04 EA05 EA10
EB02 FA01 FA02 FB01 FB12
FB14 FB15 GA10 GB10 JA03

THIS PAGE BLANK (187)